

3/5/1 (Item 1 from file: 351)
DIALOG(R) File 351: Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

012887965 **Image available**
WPI Acc No: 2000-059799/ 200005
XRPX Acc No: N00-047024

Synchronous symbol capture circuit for direct spreading spread-spectrum communication receiver - has peak decision circuit that determines symbol time based on content of memory which stores integrating result of every divided period required by integrator that combines period of series spreading code

Patent Assignee: TOSHIBA KK (TOKE)
Number o Countries: 001 Number o Patents: 001
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11317694	A	19991116	JP 98124924	A	19980507	200005 B

Priority Applications (No Type Date): JP 98124924 A 19980507

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11317694	A	11	H04B-001/707	

Abstract (Basic): JP 11317694 A

NOVELTY - A peak decision circuit (17) determines symbol time based on the content o a memory (16) which stores the integrating result o every divided period required by an integrator (14) that combines the period o series spreading code. The integrator per orms the uni orm division o the square value o the amplitude o the output signal o a ilter (13) in predetermined number. DETAILED DESCRIPTION - The ilter per orms the de-spreading o discrete input signal obtained rom an AD converter (12) by a spreading code. The AD converter per orms the sampling o a baseband signal obtained rom a radio requency (RF) receiver (11) to obtain the discrete input signal. The RF receiver converts the requency o the DS-SS signal received by an antenna (10) to obtain the baseband signal.

USE - For DS-SS communication receiver.

ADVANTAGE - Circuit component is simpli ied since utilization o memory and amount o calculations are reduced. Reduces synchronous communication time since degradation o synchronous capture characteristic by ading variation is prevented. DESCRIPTION OF DRAWING(S) - The igure shows the block diagram o the synchronous symbol capture circuit or DS-SS communication receiver. (10) Antenna; (11) RF receiver; (12) AD converter; (13) Filter; (14) Integrator; (16) Memory; (17) Peak decision circuit.

Dwg.1/11

Title Terms: SYNCHRONOUS; SYMBOL; CAPTURE; CIRCUIT; DIRECT; SPREAD; SPREAD-SPECTRUM; COMMUNICATE; RECEIVE; PEAK; DECIDE; CIRCUIT; DETERMINE; SYMBOL; TIME; BASED; CONTENT; MEMORY; STORAGE; INTEGRATE; RESULT; DIVIDE; PERIOD; REQUIRE; INTEGRATE; COMBINATION; PERIOD; SERIES; SPREAD; CODE

Derwent Class: W01; W02

International Patent Class (Main): H04B-001/707

International Patent Class (Additional): H04L-007/00

File Segment: EPI

3/5/2 (Item 1 from file: 347)
DIALOG(R) File 347: JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

06376052 **Image available**
CODE SYNCHRONOUS ACQUISITION CIRCUIT FOR SPREAD SPECTRUM SIGNAL

PUB. NO.: 11-317694 A]
PUBLISHED: November 16, 1999 (19991116)
INVENTOR(s): MUKAI MANABU

NOUJIN KATSUYA

APPLICANT(s): TOSHIBA CORP
APPL. NO.: 10-124924 [JP 98124924]
FILED: May 07, 1998 (19980507)
INTL CLASS: H04B-001/707; H04L-007/00

ABSTRACT

PROBLEM TO BE SOLVED: To decrease both the capacity or a working memory and computational operation and also to simplify the constitution of a code synchronous acquisition circuit by integrating the output power value of a matched filter which is equivalent to a single cycle of a division code series in each of periods, defined by dividing the cycle of the division code series equally into a prescribed number of 2 or more and then deciding the code timing, based on the integration value of each divided period.

SOLUTION: A matched filter 13 has a division code as a tap coefficient for the synchronous acquisition, reverse division uses the receiving base band signals outputted from an A/D converter 12 and outputs this conversion result by each sampling timing. A signal power integrator 14 integrates the power value of the correlation output received from the filter 13 by each fixed period. This integration period is decided by the timing signal of a timing generator 15. The output of the integrator 14 is held in a memory 16 in each timing. A peak deciding part 17 decides the timing of the correlation peak, based on the contents held in the memory 16 and then decides the code timing.

COPYRIGHT: (C)1999, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-317694

(43) 公開日 平成11年(1999)11月16日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 B 1/707

H 0 4 J 13/00

D

H 0 4 L 7/00

H 0 4 L 7/00

C

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号

特願平10-124924

(22) 出願日

平成10年(1998) 5 月 7 日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 向井 学

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72) 発明者 農人 克也

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

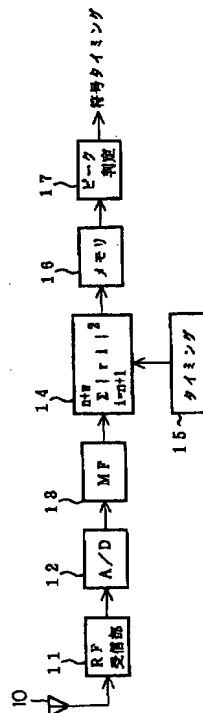
(74) 代理人 弁理士 須山 佐一

(54) 【発明の名称】 スペクトル拡散信号の符号同期捕捉回路

(57) 【要約】

【課題】 スペクトル拡散信号の符号同期捕捉回路の回路規模を削減する。

【解決手段】 拡散符号系列に対応したマッチドフィルタの出力電力値を時間的に複数のブロックに分割し、分割された各時間毎にマッチドフィルタの出力電力値の積分値を求め、この積分値をもとに相関ピークのタイミングを判定する。



【特許請求の範囲】

【請求項1】 直接拡散スペクトル拡散信号の拡散符号の同期捕捉を行う符号同期捕捉回路において、前記直接拡散スペクトル拡散信号を受信するアンテナと、前記アンテナにて受信された信号を周波数変換してベースバンド信号を得るRF受信部と、前記RF受信部にて得られたベースバンド信号をサンプリングして離散的な受信信号を得るAD変換器と、前記AD変換器にて得られた離散受信信号を拡散符号で逆拡散するマッチドフィルタと、前記マッチドフィルタの出力信号の振幅の2乗値を、拡散符号系列の周期を所定数に均等分割した期間毎に積分する積分器と、前記積分器によって求められた分割期間毎の積分結果を保持する保持手段と、前記保持手段の保持内容に基づき符号タイミングを判定するピーク判定手段とを具備することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【請求項2】 直接拡散スペクトル拡散信号の拡散符号の同期捕捉を行う符号同期捕捉回路において、前記直接拡散スペクトル拡散信号を受信するアンテナと、前記アンテナにて受信された信号を周波数変換してベースバンド信号を得るRF受信部と、前記RF受信部にて得られたベースバンド信号をサンプリングして離散的な受信信号を得るAD変換器と、前記AD変換器にて得られた離散受信信号を拡散符号で逆拡散するマッチドフィルタと、前記マッチドフィルタの出力信号の振幅の2乗値を、拡散符号系列の周期を所定数に均等分割した期間毎に積分する積分器と、前記積分器によって求められた分割期間毎の積分結果を拡散符号系列の複数周期にわたり累積加算しつつ保持する保持手段と、前記保持手段の保持内容に基づき符号タイミングを判定するピーク判定手段とを具備することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【請求項3】 直接拡散スペクトル拡散信号の拡散符号の同期捕捉を行う符号同期捕捉回路において、前記直接スペクトル拡散信号を複数の信号として受信する複数のアンテナと、前記各アンテナにて受信された信号をそれぞれ周波数変換してベースバンド信号を得る複数のRF受信部と、前記各RF受信部にて得られたベースバンド信号をそれぞれサンプリングして離散的な受信信号を得る複数のAD変換器と、前記各AD変換器により生成された離散受信信号を拡散符号でそれぞれ逆拡散する複数のマッチドフィルタと、前記各マッチドフィルタの出力信号の振幅の2乗値を、

拡散符号系列の周期を所定数に均等分割した期間毎にそれぞれ積分する複数の積分器と、前記各積分器によって求められた分割期間毎の積分結果を合成する加算器と、前記加算器によって求められた分割期間毎の積分結果の合成値を保持する保持手段と、前記保持手段の保持内容に基づき符号タイミングを判定するピーク判定手段とを具備することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【請求項4】 直接拡散スペクトル拡散信号の拡散符号の同期捕捉を行う符号同期捕捉回路において、前記直接拡散スペクトル拡散信号を受信するアンテナと、前記アンテナにて受信された信号を周波数変換してベースバンド信号を得るRF受信部と、前記RF受信部にて得られたベースバンド信号をサンプリングして離散的な受信信号を得るAD変換器と、前記AD変換器にて得られた離散受信信号を、拡散符号系列から分割されたそれぞれ異なる部分の符号系列を用いてそれぞれ逆拡散する複数のマッチドフィルタと、前記各マッチドフィルタの出力信号の振幅の2乗値を、拡散符号系列の周期を所定数に均等分割した期間毎にそれぞれ積分する複数の積分器と、前記各積分器によって求められた分割期間毎の積分結果を保持する保持手段と、前記保持手段の保持内容に基づき符号タイミングを判定するピーク判定手段とを具備することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【請求項5】 直接拡散スペクトル拡散信号の拡散符号の同期捕捉を行う符号同期捕捉回路において、前記直接拡散スペクトル拡散信号を受信するアンテナと、前記アンテナにて受信された信号を周波数変換してベースバンド信号を得るRF受信部と、前記RF受信部より出力されたベースバンド信号をサンプリングして離散的な受信信号を得るAD変換器と、前記AD変換器にて得られた離散受信信号を拡散符号で逆拡散するマッチドフィルタと、前記マッチドフィルタの出力信号の振幅を二乗する二乗器と、拡散符号系列の周期を所定数に均等分割した期間毎に、前記二乗器の出力としきい値とを比較して前記二乗器の出力が前記しきい値を越える分割期間を判定する判定手段と、前記判定手段の判定結果を2以上の所定数の拡散符号系列周期にわたり保持する保持手段と、前記保持手段の保持内容に基づき符号タイミングを判定するピーク判定手段とを具備することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【請求項6】 請求項1乃至4記載のいずれかのスペク

トル拡散信号の符号同期捕捉回路において、前記ピーク判定手段は、前記保持手段に保持された分割期間毎の積分結果の値が最も大きい分割期間に対応する符号タイミングを選択することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【請求項7】 請求項1乃至4記載のいずれかのスペクトル拡散信号の符号同期捕捉回路において、前記ピーク判定手段は、前記保持手段に保持された分割期間毎の積分結果の値が、予め設定されたしきい値を越える分割期間に対応する符号タイミングを候補として選択することを特徴とするスペクトル拡散信号の符号同期捕捉回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、直接拡散スペクトル拡散通信(DS-SS)受信機の符号同期捕捉回路に関する。

【0002】

【従来の技術】耐干渉特性、耐雑音特性の優れた通信システムとして直接拡散スペクトル拡散通信システムがある。このシステムでは、情報信号を、この信号よりも更に帯域の広い拡散符号で帯域拡散し通信を行うが、受信側ではこの拡散系列の同期を行わなければならない。

【0003】従来の符号同期捕捉技術として拡散符号に対応したマッチドフィルタを用いて相関出力を求め、この出力をメモリに貯えて、この中で最大のものを選択することで符号タイミングを得るという方法がある。しかしながら、上述の方法ではサンプル毎のマッチドフィルタを扱わなければならない、回路規模や演算量の増大を引き起こしてしまうという欠点がある。

【0004】一方、従来の別の符号同期捕捉技術として拡散符号に対応したマッチドフィルタを用いて相関出力を求め、瞬時瞬時に相関出力としきい値とを比較して符号タイミングを検出する方法がある。

【0005】しかしながら、この方法ではフェージング等の伝送路変動のある場合の受信信号の検出の場合に、同期捕捉特性が非常に悪くなってしまうという欠点がある。

【0006】

【発明が解決しようとする課題】このように上述した従来の符号同期捕捉技術を用いた受信装置では以下のような問題点がある。

【0007】従来の拡散符号に対応したマッチドフィルタを用いて相関出力を求め、この出力をメモリに貯えて、この中で最大のものを選択することで符号タイミングを得る方法では、サンプル毎のマッチドフィルタを扱わなければならない、回路規模や演算量の増大を引き起こしてしまうという問題がある。

【0008】一方、拡散符号に対応したマッチドフィルタを用いて相関出力を求め、瞬時瞬時に相関出力としき

い値とを比較して符号タイミングを検出する方法では、フェージング等伝送路変動のある場合の受信信号の検出の場合に、同期捕捉特性が非常に悪くなってしまうという問題がある。

【0009】本発明はこのような課題を解決するためになされたもので、回路規模および演算量を低減することのできるスペクトル拡散信号の符号同期捕捉回路の提供を目的としている。

【0010】また、本発明は、回路規模および演算量の低減を同期捕捉特性の大幅な劣化を伴うことなく実現することのできるスペクトル拡散信号の符号同期捕捉回路の提供を目的としている。

【0011】さらに、本発明は、フェージング等の影響により信号振幅が時間的に変動する受信信号に対して、同期捕捉のための処理時間を短縮することのできるスペクトル拡散信号の符号同期捕捉回路を提供することを目的としている。

【0012】

【課題を解決するための手段】上記の目的を達成するために、請求項1記載の発明のスペクトル拡散信号の符号同期捕捉回路は、直接拡散スペクトル拡散信号の拡散符号の同期捕捉を行う符号同期捕捉回路において、直接拡散スペクトル拡散信号を受信するアンテナと、前記アンテナにて受信された信号を周波数変換してベースバンド信号を得るRF受信部と、前記RF受信部にて得られたベースバンド信号をサンプリングして離散的な受信信号を得るAD変換器と、前記AD変換器にて得られた離散受信信号を拡散符号で逆拡散するマッチドフィルタと、前記マッチドフィルタの出力信号の振幅の2乗値を、拡散符号系列の周期を所定数に均等分割した期間毎に積分する積分器と、前記積分器によって求められた分割期間毎の積分結果を保持する保持手段と、前記保持手段の保持内容に基づき符号タイミングを判定するピーク判定手段とを具備することを特徴とする。

【0013】本発明のスペクトル拡散信号の符号同期捕捉回路は、拡散符号系列1周期分のマッチドフィルタの出力電力値を、拡散符号系列の周期を2以上の所定数に均等分割した期間毎に積分し、この分割期間毎の積分値に基づいて符号タイミングを判定することによって、使用メモリ量、演算量とともに従来よりも低減でき、回路構成も簡略化することができる。

【0014】また、本発明は、請求項2に記載されるように、積分器によって求められた分割期間毎の積分結果を拡散符号系列の複数周期にわたり累積加算した結果に基づいて符号タイミングを判定することによって、フェージング変動による同期捕捉特性の劣化を改善でき、同期捕捉にかかる時間を削減できる。

【0015】さらに、本発明は、請求項3に記載されるように、複数のアンテナブランチのマッチドフィルタの出力電力値に対して分割期間毎に求められた積分値を合

成した結果から、符号タイミングを判定することによって、前記発明と同様にフェージング変動による同期捕捉特性の劣化を改善でき、同期捕捉にかかる時間を削減できる。

【0016】さらに、本発明は、請求項4に記載されるように、拡散符号系列から分割されたそれぞれ異なる部分の符号系列をタップ係数として持つ複数のマッチドフィルタを用いて離散受信信号をそれぞれ逆拡散することで、拡散符号系列の $1/n$ 周期の時間で1周期分の相関処理を行うことができ、演算時間を短縮することができる。

【0017】また、本発明は、請求項5に記載されるように、マッチドフィルタの出力電力値がしきい値を越える分割期間を判定し、この判定結果を所定数の拡散符号系列周期にわたり保持し、この保持内容に基づき符号タイミングを判定することによって、前記発明と同様にフェージング変動による同期捕捉特性の劣化を改善でき、同期捕捉にかかる時間を削減できる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して詳細に説明する。

【0019】図1は本発明の第1の実施形態であるスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【0020】同図に示すように、この符号同期捕捉回路は、DS-SS信号を受信するアンテナ10と、アンテナ10で受信された信号をベースバンド信号に周波数変換するRF受信部11と、ベースバンド信号をサンプリングして離散的な受信ベースバンド信号を生成するAD変換器12と、AD変換器12より出力された離散受信信号を拡散符号で逆拡散するマッチドフィルタ(MF)13と、マッチドフィルタ13からの相関出力の電力値を一定期間積分する信号電力積分器14と、信号電力積分器14の積分期間のタイミング信号を生成するタイミング生成器15と、信号電力積分器14の積分結果を積分周期で保持するメモリ16と、メモリ16の保持内容をもとに相関ピークのタイミングを判定して符号タイミングを決定するピーク判定部17とを備えて構成されている。

【0021】次に、この符号同期捕捉回路の動作を説明する。

【0022】アンテナ10にて受信されたDS-SS信号は、RF受信部11により周波数変換されてベースバンド信号となり、さらにこのベースバンド信号は、AD変換器12にてサンプリングされて離散的な受信ベースバンド信号となって出力される。

【0023】マッチドフィルタ(MF)13は同期捕捉のための拡散符号をタップ係数として持ち、AD変換器12より出力された受信ベースバンド信号を逆拡散してその結果をサンプルタイミング毎に出力する。信号電力

積分器14はマッチドフィルタ13からの相関出力の電力値を一定期間毎に積分し、その積分結果を出力する。なお、この積分期間はタイミング生成器15のタイミング信号により決定される。信号電力積分器14の出力はそのタイミング毎にメモリ16に保持される。ピーク判定部17はメモリ16に保持された内容により相関ピークのタイミングを判定し、符号タイミングを決定する。

【0024】上述の信号電力積分器14の動作を図2を用いて更に詳しく説明する。

【0025】図2はマッチドフィルタ13の出力を拡散符号の繰り返し周期(あるいは特定の符号で拡散されたシンボルの繰り返し周期)Tにわたって示したものである。マッチドフィルタ13は受信信号と拡散符号の相関値を計算するので、受信信号に複数の送信機からの信号やマルチパスによる信号が含まれている場合は、たとえば図2に示すような複数の相関ピークを持つ逆拡散結果を得る。

【0026】信号電力積分器14は、このマッチドフィルタ13の出力電力値を一定の積分期間w毎に積分し、積分値をその期間(ブロック)の代表値として出力する。なお、積分期間wのタイミングはタイミング生成器15により指定される。タイミング生成器15は、拡散符号系列の周期TをK(ただし、Kは2以上の所定数)個に均等分割した期間を積分期間wとするように信号電力積分器14に与えるタイミングを生成する。

【0027】マッチドフィルタ13の出力が相関ピークとなるタイミングに相当するブロック(たとえばブロック2)では電力積分値も高くなる。したがって、信号電力積分器14からのブロック毎の電力積分値をメモリ16に保持し、このメモリ16の保持内容から電力積分値の大きなブロックを判定することによって符号タイミングを推定することができる。

【0028】このような構成をとることで、メモリ16のサイズを拡散符号系列の1周期分の分割期間数に相当する値に抑えることができ、受信機の構成を簡略化できる。また同時に、メモリ内容の大きなものを選択する際の比較演算の回数を減らすことができるため、受信装置の小型化、低消費電力化を図ることができる。

【0029】ところで、図2の処理では拡散符号系列の周期Tで符号タイミングの推定を行ったが、図3に示すように、拡散符号系列の複数周期にわたって各期間の電力積分値を同期加算して行き、その累積加算結果から符号タイミングの推定を行うようにしてもよい。すなわち、これは、拡散符号系列の1周期Tにわたり各ブロックの電力積分値を求めてその結果をメモリ16に記録し、次の周期Tで求めた各ブロックの電力積分値を同一ブロックの過去の電力積分値にメモリ16上で加算し、 $N \times$ 周期T分の加算値に基づいて符号タイミングを推定するという方法である。この方法により、雑音やフェージング等による瞬時的な相関ピークの発生や減衰の影響

を削減することができ、同期捕捉特性の向上を図ることができる。

【0030】次に、本発明の第2の実施形態について説明する。

【0031】図4はこの第2の実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【0032】本実施形態の符号同期捕捉回路は、DS-SS信号を複数の信号として受信する複数のアンテナ40-1、40-2と、各アンテナブランチ毎に設けられたRF受信部41-1、41-2、AD変換器42-1、42-2、
10 マッチドフィルタ43-1、43-2および信号電力積分器44-1、44-2と、各信号電力積分器44-1、44-2の出力を合成する加算器48と、タイミング生成器45と、メモリ46と、ピーク判定部47とを備えて構成されている。

【0033】この符号同期捕捉回路において、各アンテナ40-1、40-2にて受信されたDS-SS信号はそれぞれ、アンテナブランチ毎のRF受信部41-1、41-2により周波数変換されてベースバンド信号となり、さらにAD変換器42-1、42-2にてサンプリングされ、離
20 散的な受信ベースバンド信号となってマッチドフィルタ43-1、43-2に送られる。

【0034】マッチドフィルタ43-1、43-2は、アンテナブランチ毎の受信ベースバンド信号を逆拡散して、その結果をサンプルタイミング毎に信号電力積分器44-1、44-2に出力する。信号電力積分器44-1、44-2はマッチドフィルタ43-1、43-2からの相関出力の電力値を一定期間毎に積分する。なお、これら信号電力積分器44-1、44-2の積分期間はタイミング生成器45のタイミング信号により決定される。タイミング生成器45は、拡散符号系列の周期TをK（ただし、Kは2以上
30 の所定数）個に均等分割した期間を積分期間wとするように信号電力積分器44-1、44-2に与えるタイミングを生成する。

【0035】各信号電力積分器44-1、44-2にて得られた電力積分値は加算器48により合成され、合成された電力積分値はメモリ46に保持される。ピーク判定部47はこのメモリ46に保持された内容により相関ピークのタイミングを判定して符号タイミングを推定する。

【0036】以上のような構成とすることで、雑音やフェージング等による瞬時的な相関ピークの発生や減衰の影響を削減することができ、同期捕捉特性を向上することができる。

【0037】次に、本発明の第3の実施形態について説明する。

【0038】図5は本実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【0039】本実施形態の符号同期捕捉回路は、DS-SS信号を複数の信号として受信する複数のアンテナ50-1、50-2と、アンテナブランチ毎に設けられたRF
50

受信部51-1、51-2およびAD変換器42-1、42-2と、各AD変換器42-1、42-2の出力を切り換えるスイッチ58と、マッチドフィルタ53と、信号電力積分器54と、タイミング生成器55と、メモリ56と、ピーク判定部57とを備えて構成されている。

【0040】この符号同期捕捉回路において、各アンテナ50-1、50-2にて受信されたDS-SS信号はそれぞれ、アンテナブランチ毎のRF受信部51-1、51-2により周波数変換されてベースバンド信号となり、さらにAD変換器52-1、52-2によってサンプリングされ、離散的な受信ベースバンド信号となってスイッチ58へ出力される。

【0041】スイッチ58は、拡散符号系列の周期T以上の間隔で、マッチドフィルタ53との接続するアンテナブランチの切り換えを行う。マッチドフィルタ53は、スイッチ58にて選択された受信ベースバンド信号を逆拡散して、その結果をサンプルタイミング毎に信号電力積分器54に出力する。信号電力積分器54は、マッチドフィルタ53からの相関出力の電力値を一定期間w毎に積分する。

【0042】信号電力積分器54によって求められた分割期間毎の電力積分値はメモリ56上で既に記録されている電力積分値に累積加算される。ピーク判定部57は、メモリ46に保持されたN×周期T分の累積加算値に基づいて相関ピークのタイミングを判定して符号タイミングを推定する。

【0043】以上のような構成とすることで、図4の実施形態の符号同期捕捉回路に比べ、少ないマッチドフィルタの個数で、雑音やフェージング等による瞬時的な相関ピークの発生や減衰の影響を削減することのできる符号同期捕捉回路を実現することができる。

【0044】次に、本発明の第4の実施形態を説明する。

【0045】図6はこの第4の実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【0046】同図に示すように、この符号同期捕捉回路は、DS-SS信号を受信するアンテナ60と、RF受信部61と、AD変換器62と、拡散符号系列から分割されたそれぞれ異なる部分の符号系列をタップ係数として持つ複数のマッチドフィルタ63-1～63-4と、各マッチドフィルタ毎の出力電力値をそれぞれ一定期間積分する複数の信号電力積分器64-1～64-4と、タイミング生成器65と、メモリ66と、ピーク判定部67とを備えて構成されている。

【0047】この符号同期捕捉回路において、アンテナ60により受信されたDS-SS信号は、RF受信部61にて周波数変換されてベースバンド信号となり、さらにAD変換器62によりサンプリングされて離散的な受信ベースバンド信号となって各マッチドフィルタ63-1～63-4に平行で出力される。

【0048】各マッチドフィルタ63-1~63-4はそれぞれ、拡散符号系列から分割されたそれぞれ異なる部分の系列（部分系列）をタップ係数として持ち、サンプリングされた受信ベースバンド信号を自身の部分系列で逆拡散して、その逆拡散結果をサンプルタイミングで、対応する信号電力積分器64-1~64-4に出力する。

【0049】各信号電力積分器64-1~64-4はそれぞれ、対応するマッチドフィルタ63-1~63-4からの相関出力の電力値を一定期間積分する。なお、各信号電力積分器64-1~64-4の積分期間はタイミング生成器65のタイミング信号により決定される。タイミング生成器65は、拡散符号系列の周期TをK（ただし、Kは2以上の所定数）個に均等分割した期間を積分期間wとするように信号電力積分器64-1~64-4に与えるタイミングを生成する。

【0050】各信号電力積分器64-1~64-4の積分結果は積分周期毎にメモリ66に保持される。ピーク判定部67はメモリ66に保持された内容により相関ピークのタイミングを判定して符号タイミングを推定する。

【0051】この操作の詳細を図7を用いて説明する。

【0052】ここでは、拡散符号系列を4つの部分系列に分割した場合の例であるが、部分系列の数は4以外であっても同様の効果を得ることができる。

【0053】各マッチドフィルタ（MF1, MF2, MF3, MF4）63-1~63-4は、異なる部分系列を持つことから、受信信号が入力されると、それぞれ異なるタイミングで、拡散系列の一部分に対する逆拡散結果をパラレルに出力する。これらマッチドフィルタ63-1~63-4の出力は、信号電力積分器64-1~64-4でパラレルに電力積分され、それぞれの部分系列のタイミングに相当するメモリ66の領域に格納される。したがって、この例では、図7（b）に示すように、4つの異なるメモリ領域に各マッチドフィルタ63-1~63-4に対応する信号電力積分値が格納される。

【0054】この処理を行うことで、拡散符号系列の1/4周期の時間で1周期分の相関処理を行うことと同等の処理を実現することができるため、特に符号の繰り返し周期の長い拡散信号の場合に、演算にかかる時間を短縮することができる。

【0055】次に、本発明の第5の実施形態について説明する。

【0056】図8はこの第5の実施形態の符号同期捕捉回路の構成を示す図である。

【0057】同図に示すように、この符号同期捕捉回路は、DS-SS信号を受信するアンテナ70と、RF受信部71と、AD変換器72と、マッチドフィルタ73と、マッチドフィルタ73の出力を二乗する二乗器74と、二乗器74の出力としきい値とを比較する判定するしきい値判定部75と、しきい値判定の結果を保持するメモリ76と、メモリ76の保持内容をもとに符号タイ

ミングの推定を行う期間を判定する符号タイミング検出期間選択部77と、この符号タイミング検出期間判定部77により判定された期間に絞って相関ピークのタイミングを判定して符号タイミングを推定するピーク判定部78とを備えて構成されている。

【0058】この符号同期捕捉回路において、アンテナ70にて受信されたDS-SS信号はRF受信部71により周波数変換されてベースバンド信号となり、さらにAD変換器72にてサンプリングされ、離散的な受信ベースバンド信号となってマッチドフィルタ73に出力される。マッチドフィルタ73は、AD変換器72より出力された受信ベースバンド信号を逆拡散して、その結果を二乗器74に導入する。二乗器74は、マッチドフィルタ73からの出力を二乗してしきい値判定部75に導入する。しきい値判定部75は、二乗器74を通して得られた信号電力値と予め設定されたしきい値とを比較し、その比較結果をもとに次のようにメモリ76の内容を更新する。

【0059】図9において、Tは拡散符号系列の周期、Pは拡散符号系列の開始位置、wはTをK分割した個々の期間を示している。メモリ76には、図10に示すように、これらK個の各期間wに対応するメモリ領域が確保されている。

【0060】このメモリ76の更新処理の手順を図11に示す。まず、ステップ111では、しきい値判定部75にて、二乗器74で得られた信号電力値と予め設定されたしきい値との比較を行い、期間w内にしきい値を越える信号電力値が検出された場合は、その期間wに対応するメモリ領域にて既に記録されている値に1を加える（ステップ112）。この動作を拡散符号系列の所定数（N）の周期T分繰り返す（ステップ113）。ただし、このN×T期間内にしきい値を越える信号電力値が検出されなかった期間wがあれば、その期間wに対応するメモリ領域の値を0にクリアする（ステップ114）。

【0061】周期T×N分のメモリ更新が完了した後、符号タイミング検出期間選択部77が個々の期間に対応する各メモリ領域の値を調べ、その中から値がNのメモリ領域を検出し（ステップ115）、このメモリ領域に対応する期間wを詳細に符号タイミングの推定を行う期間として選択する（ステップ116）。

【0062】この後、ピーク判定部78は、符号タイミング検出期間選択部77により選択された期間に絞って相関ピークのタイミングを判定して符号タイミングの推定を行う。

【0063】以上のような構成とすることで、雑音やフェージング等による瞬時的な相関ピークの発生や減衰の影響を削減することができ、同期捕捉特性を向上することができる。

【0064】以上説明した各実施形態はそれぞれ組み合

わせて実現することも可能である。また、上記各実施形態の受信装置の構成要素は物理的に分離する必要はなく、単体あるいは複数の信号処理プロセッサ上で実現することも可能である。

【0065】

【発明の効果】以上説明したように本発明によれば、拡散符号系列1周期分のマッチドフィルタの出力電力値を、拡散符号系列の周期を2以上の所定数に均等分割した期間毎に積分し、この分割期間毎の積分値に基づいて符号タイミングを判定することによって、使用メモリ量、演算量とともに従来よりも低減でき、回路構成も簡略化することができる。

【0066】また、本発明によれば、積分器によって求められた分割期間毎の積分結果を拡散符号系列の複数周期にわたり累積加算した結果に基づいて符号タイミングを判定することによって、フェージング変動による同期捕捉特性の劣化を改善でき、同期捕捉にかかる時間を削減できる。

【0067】さらに、本発明によれば、複数のアンテナブランチのマッチドフィルタの出力電力値に対して分割期間毎に求められた積分値を合成した結果から、符号タイミングを判定することによって、前記発明と同様にフェージング変動による同期捕捉特性の劣化を改善でき、同期捕捉にかかる時間を削減できる。

【0068】さらに、本発明によれば、拡散符号系列から分割されたそれぞれ異なる部分の系列をタップ係数として複数のマッチドフィルタを用いて、離散受信信号をそれぞれ逆拡散することで、拡散符号系列の $1/n$ 周期の時間で1周期分の相関処理を行うことができ、演算時間を短縮することができる。

【0069】また、本発明によれば、マッチドフィルタの出力電力値がしきい値を越える分割期間を判定し、この判定結果を所定数の拡散符号系列周期にわたり保持し、この保持内容に基づき符号タイミングを判定することによって、前記発明と同様にフェージング変動による同期捕捉特性の劣化を改善でき、同期捕捉にかかる時間を削減できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態であるスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【図2】図1における信号電力積分器の動作を説明するための図である。

【図3】第1の実施形態の符号同期捕捉回路の変形例を示す図である。

【図4】本発明の第2の実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【図5】本発明の第3の実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【図6】本発明の第4の実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【図7】第4の実施形態の符号同期捕捉回路の動作を説明するための図である。

【図8】本発明の第5の実施形態のスペクトル拡散信号の符号同期捕捉回路の構成を示す図である。

【図9】第5の実施形態の符号同期捕捉回路の動作を説明するための図である。

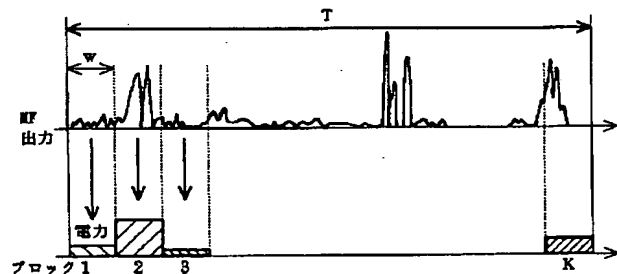
【図10】第5の実施形態の符号同期捕捉回路において各分割期間毎のしきい値比較結果を保持するメモリの構成を示す図である。

【図11】図10のメモリ更新処理の手順を示すフローチャートである。

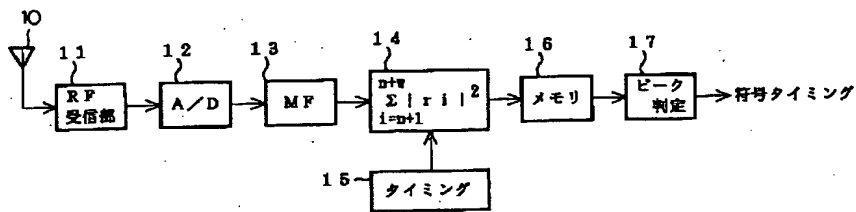
【符号の説明】

- 10, 40, 50, 60, 70……アンテナ
- 11, 41, 51, 61, 71……RF受信部
- 12, 42, 52, 62, 72……AD変換器
- 13, 43, 53, 63, 73……マッチドフィルタ
- 14, 44, 54, 64, 74……信号電力積分器
- 15, 45, 55, 65, 75……タイミング生成部
- 16, 46, 56, 66, 76……メモリ
- 17, 47, 57, 67, 78……ピーク判定部
- 48……加算器
- 58……スイッチ
- 74……二乗器
- 75……しきい値判定部
- 77……符号タイミング検出期間選択部

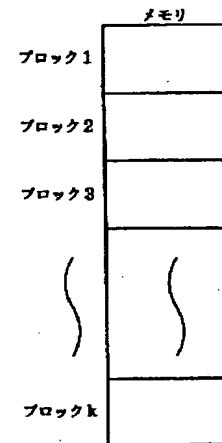
【図2】



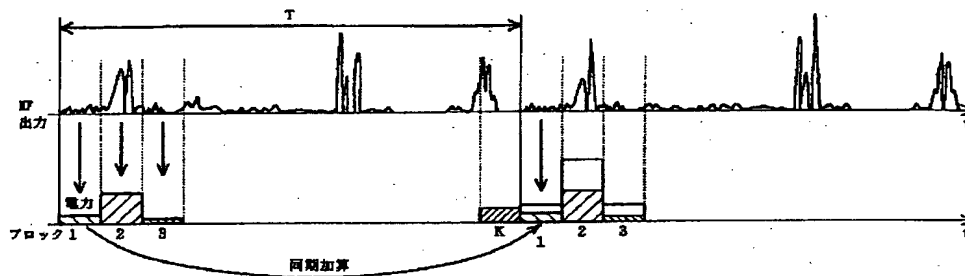
【図1】



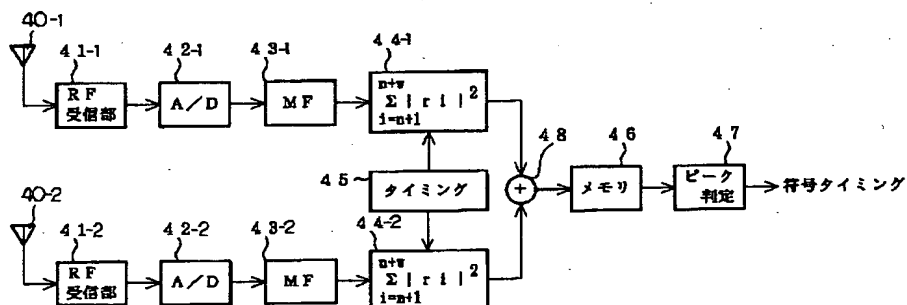
【図10】



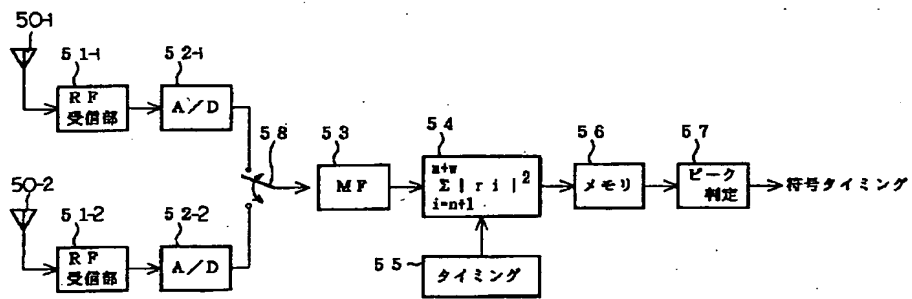
【図3】



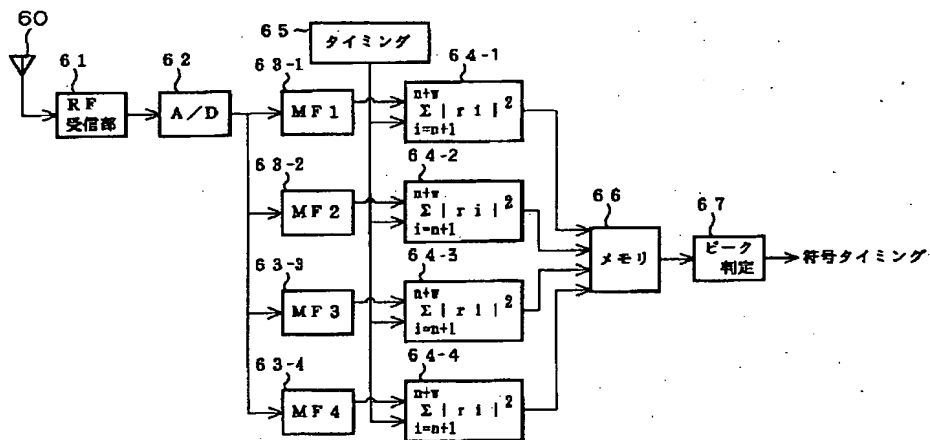
【図4】



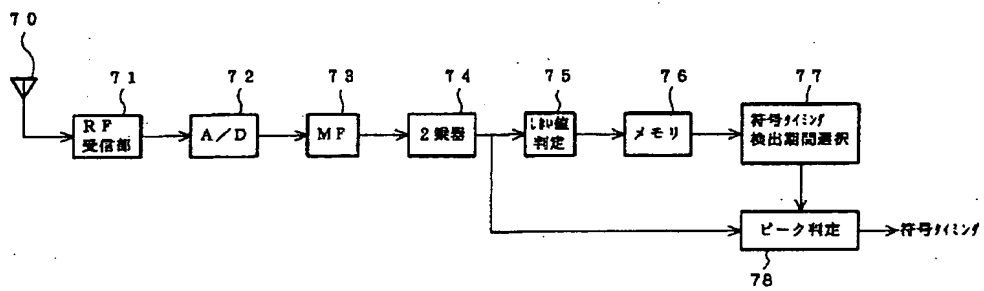
【図5】



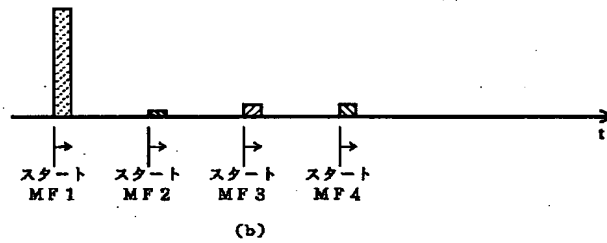
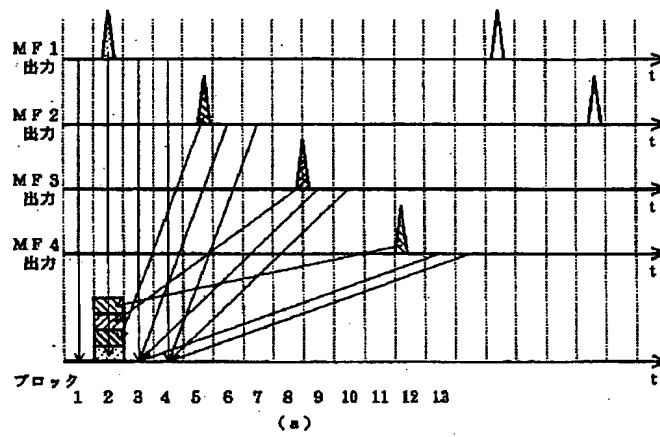
【図6】



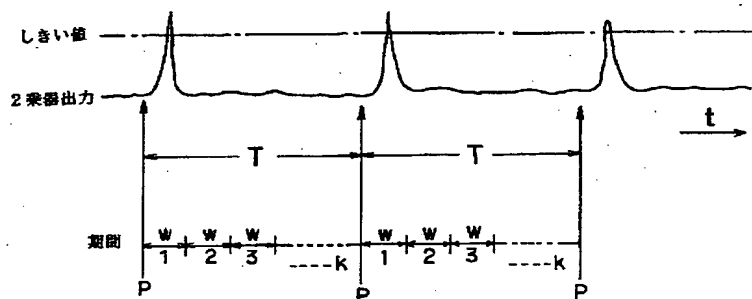
【図8】



【図7】



【図9】



【図11】

